

Food  
Mej. den Orden

TECHNISCHE HOGESCHOOL DELFT

Afdeling der Elektrotechniek

Aard : Taakverslag  
Omvang : 21 pag.; 2 fig.  
Datum : januari 1970  
UDC :

Lab/Afd. : Laboratorium voor Automatische Verkeers-  
systemen

Opdracht  
nummer : T 70/08

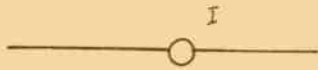
Auteur : Th. Sprecher

Titel : Een regeneratiegeheugen voor digitale sig-  
nalen met behulp van verdragingslijnen

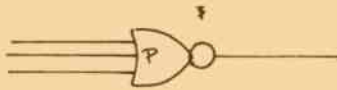
Opdracht  
nummer : T )C/08

Korte  
inhoud : Dit verslag behandelt het bouwen van een re-  
generatiegeheugen, dat de verbinding zou kunnen  
leggen tussen een digitale computer en een alfa-  
numerieke symbol generator. Het geheugen wordt  
gevormd door twee magnetostriktieve verdragings-  
lijnen in serie, teruggekoppeld d.m.v. een be-  
stuurd schuifregister.

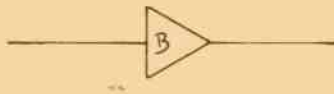
Gebruikte symbolen



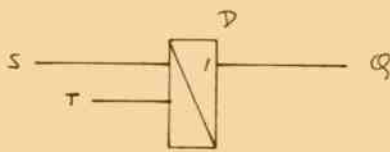
INVERTOR



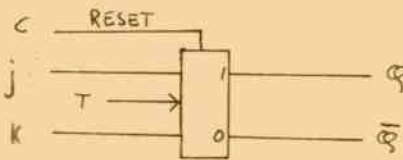
NOR-POORT



VERSTERKER (NIET-INVERTEREND)

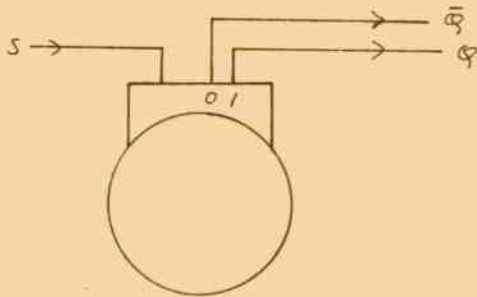


TYPE D FLIP-FLOP



J-K FLIP-FLOP

(HET RESET-SIGNAAL WORDT AANGEBODEN AAN DE CLEAR INGANG).



MAGNETOSTRIKTIEVE

VERTRAGINGSLIJN (10 μsec.)

Blz.      I N H O U D

1 -	I.	Inleiding
3 -	II.	Principe
5 -	III.	Schakeling
6 -		1. generator
		2. vertragingslijnen
8 -		3. schuifregister
		a. terugkoppelen
9 -		b. inlezen
10 -		c. uitlezen
11 -		4. besturing
14 -		5. synchronisatie (ingang)
15 -		6. synchronisatie (uitgang)
18 -		7. literatuur
	IV.	Appendix
19 -		1. volledig schema
20 -		2. constructie schema
21 -		3. lijst onderdelen

## I. Inleiding

Gevraagd werd, een apparaat te bouwen, dat in staat zou zijn een éénmalig binair signaal op te nemen en dit signaal gedurende onbeperkte tijd repeterend weer te geven.

Als eerste toepassing werd hierbij gedacht aan het regeneratiegeheugen, nodig voor een alfa-numeriek display. Ter verkrijging van een stilstaand beeld op de oscilloscoop, gebruikt men een dergelijk geheugen om de éénmalige informatie uit het rekentuig repeterend ter beschikking te stellen van de symboolgenerator. De herhalingsfrequentie moet hierbij minstens in de orde van 50 Hz. liggen.

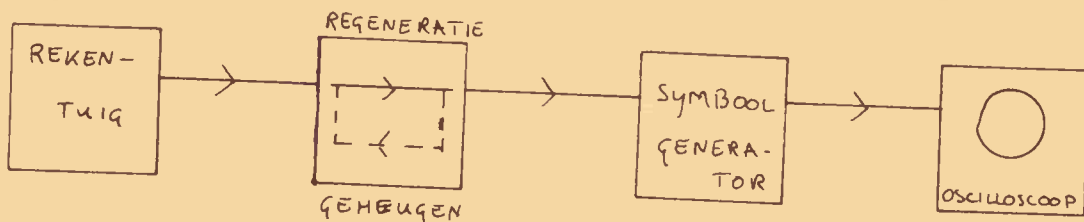


Fig. 1 TOEPASSING.

De capaciteit van het geheugen werd gedefinieerd door de eis, dat een oscilloscoopscherm in één keer vrijwel volgeschreven moet kunnen worden met leesbare letters en cijfers. Met  $\approx 340$  symbolen komt men een flink eind in de richting (zie appendix (1), Pals). Aangezien de symboolgenerator voor de generatie van elk symbool  $\approx 80$  bits nodig heeft, betekent dit een minimale geheugenkapaciteit van 30.000 bits.

Als goedkoopste en eenvoudigste oplossing werd besloten het geheugen te doen bestaan uit in serie gekoppelde vertraginglijnen. De langst verkrijgbare vertraginglijnen geven een vertraging van 10 msec bij een maximale stuurfrequentie van 2 MHz. De stuurfrequentie is de frequentie waarmee de bits in de lijn worden geschoven, dus dit komt overeen met een geheugenkapaciteit van 20.000 bits.

Daarom werd gekozen voor twee van deze lijnen in serie met een stuurfrequentie van 1,6384 MHz. (bij de maximale stuurfrequentie 2MHz, is de capaciteit per lijn 1250 woorden van 16 bits; in verband met eenvoudiger besturingslogika werd besloten tot een capaciteit van  $1024 = 2^{10}$  woorden per lijn. Dit komt

overeen met een capaciteit van 16.384 bits per lijn. Met een vertraginstijd van 10 msec. per lijn impliceert dit een stuurfrequentie van 1,6384 MHz). Dit betekent een totale geheugenkapaciteit van 32.768 bits en een herhalingsfrequentie van 50 Hz. Er kunnen nu dus 2048 woorden van 16 bits opgeslagen worden, oftewel  $\pm$  400 symbolen.

## II Principe

De geheugenwerking berust op het terugkoppelen van de uitgang van de vertraginglijnen naar de ingang. Het resultaat hiervan is een gesloten circuit waarin een eenmaal opgenomen signaal voortdurend blijft rondcirkelen. Het signaal wordt aan het begin van de lijnen ingebracht, heeft een zekere tijd (de vertragingstijd, 20 msec.) nodig om door de lijnen te lopen en wordt vanaf de uitgang opnieuw naar het begin van de lijnen gebracht. Bij iedere rondgang is alle informatie één keer bij de uitgang geweest, zodat het oorspronkelijke éénmalige signaal repeterend wordt weergegeven.

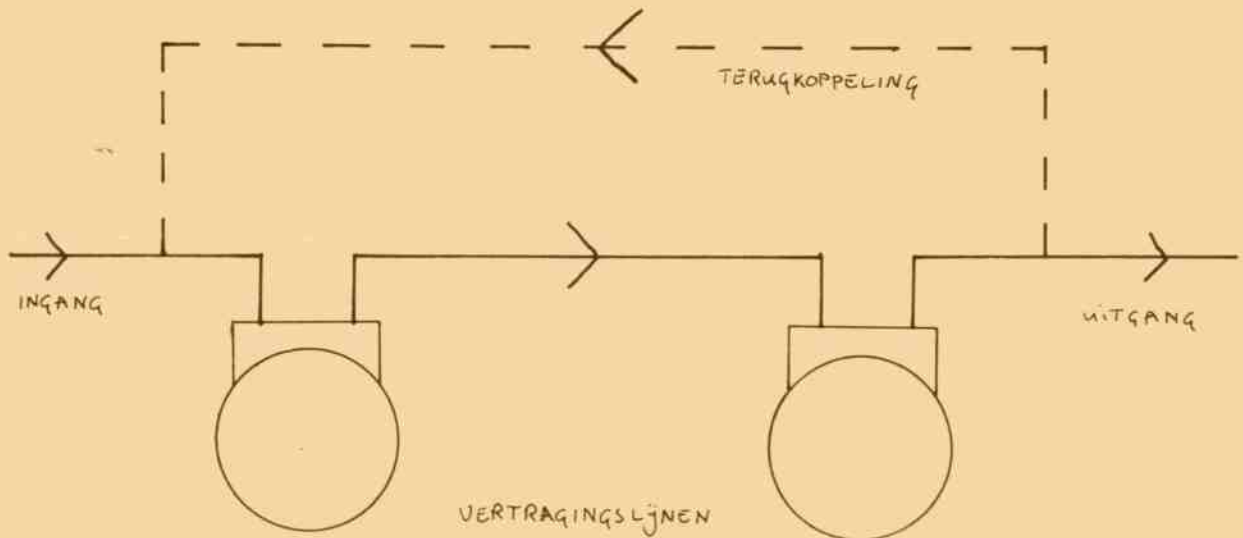


FIG. 2 PRINCIPES VAN DE GEHEUGENWERKING.

In het gehele gesloten circuit loop de informatie in bits achter elkaar, (in serie).

Uit het rekentuig echter wordt de informatie per 16 bits tegelijk (woord) aangeboden, (parallel).

De symboolgenerator wil de informatie ook parallel toegediend krijgen. Aan de ingang van het geheugen wordt daarom de informatie parallel ingelezen, daarna in serie in de vertraginglijnen gebracht. Dezelfde informatie komt weer in serie uit de vertraginglijnen en wordt dan aan de uitgang parallel uitgelezen, tegelijkertijd in serie teruggekoppeld naar de vertraginglijnen.

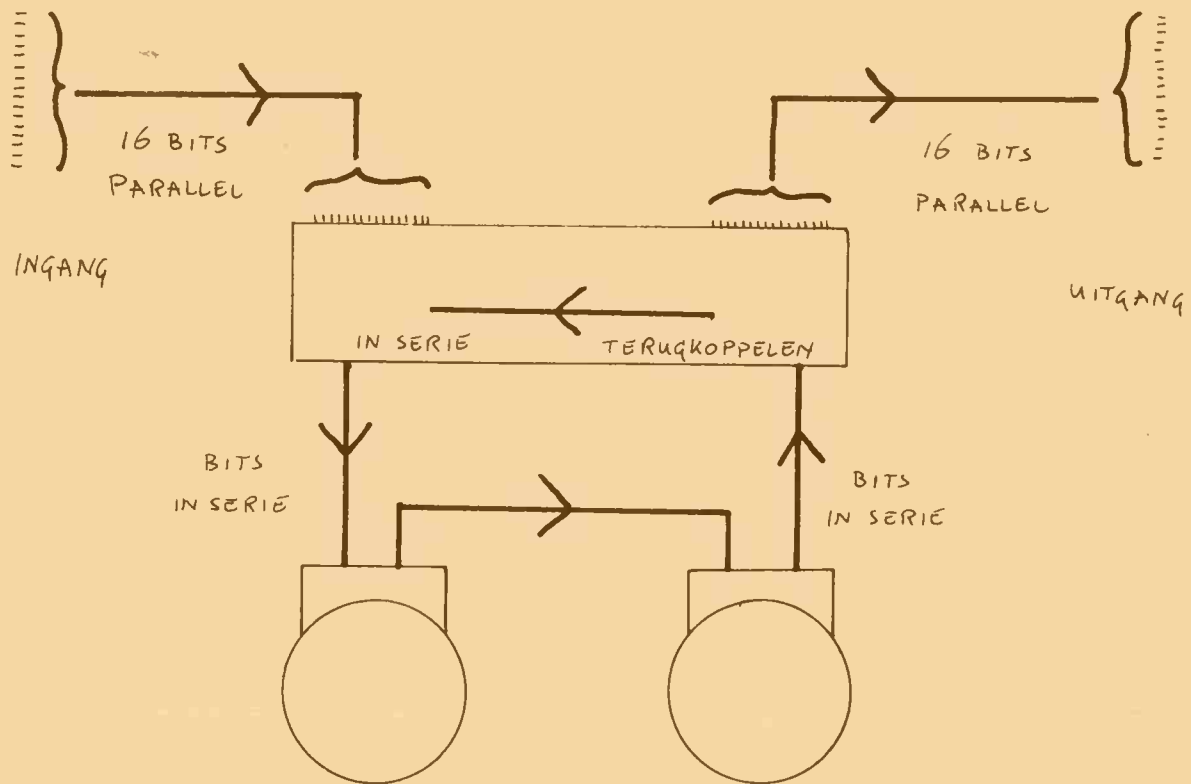


FIG. 3 HET GEHEUGEN.

Het gedeelte van het geheugen, dat de informatie parallel in- en uitleest, tevens in serie rondkoppelt, is gerealiseerd in de vorm van een bestuurbaar schuifregister (zie § III.3).

Dit heeft een zodanige werking, dat op elk gewenst moment nieuwe informatie ingebracht kan worden, waarbij het geheugen in één cyclus (20 msec.) vol wordt gelezen. Alle tot dusver opgeslagen informatie vervalst daarbij.

Al tijdens het inlezen van informatie wordt er uitgelezen aan de uitgang. Dat gaat na beëindigen van het inlezen onbeperkt door, tot men weer nieuwe informatie aanbiedt.

(zie pag. 9 : ad. b, pag. 10 : ad. c).

### III. Schakeling

De schakeling (voor het complete schema zie appendix) is opgebouwd uit verschillende delen met onderscheiden functies :

1. generator
2. vertragingslijnen
3. schuifregister
4. besturing
5. synchronisatie a/d ingang
6. synchronisatie a/d uitgang

In de volgende figuur is getracht een schets te geven van hun onderlinge samenhang, waarna de delen stuk voor stuk besproken zullen worden.

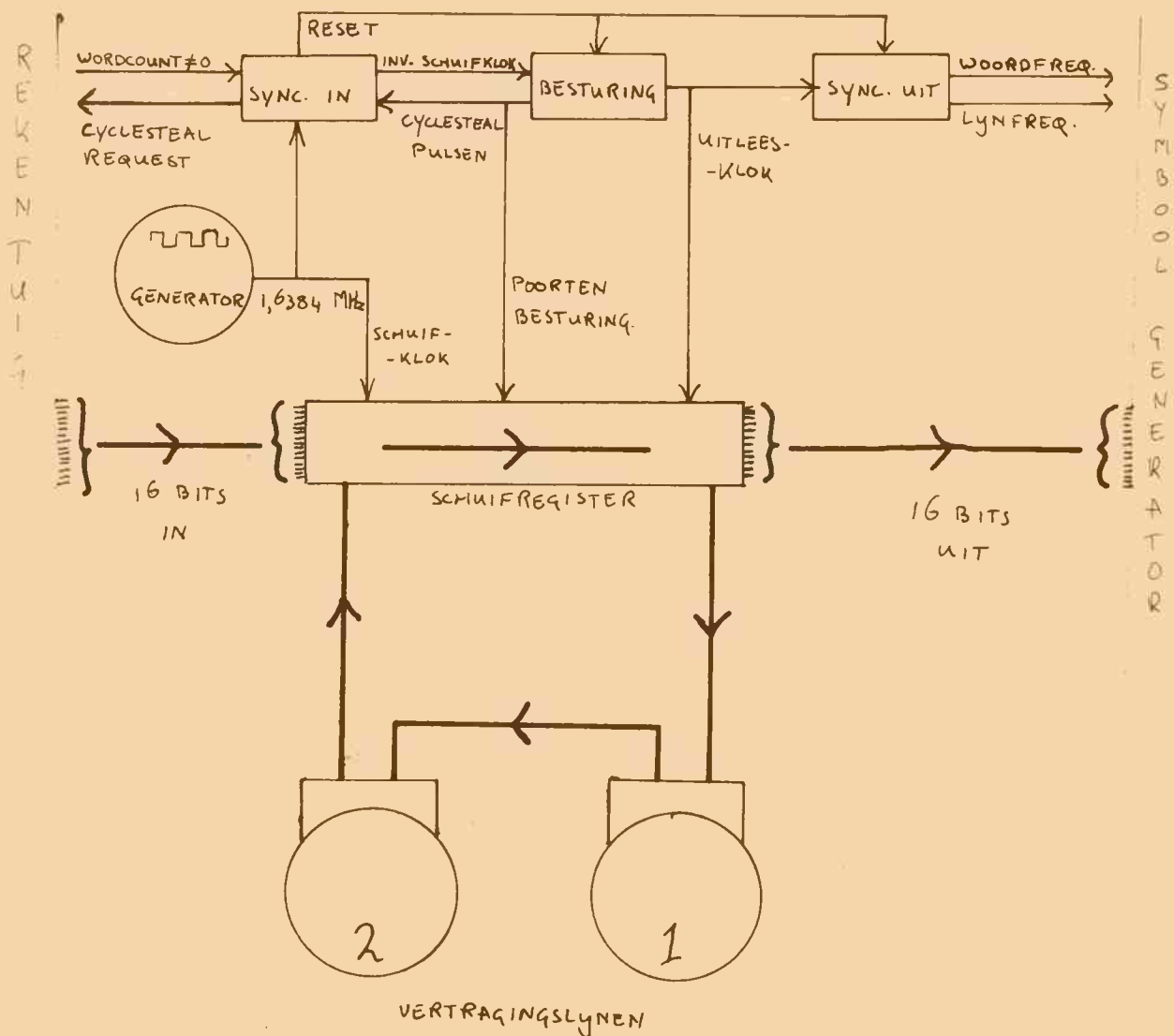


FIG. 4 . BLOKSCHEMA .



### III.1. Generator

In dit ontwerp is gebruik gemaakt van één centrale generator, die een blokgolf levert met een frequentie van 1,6384 MHz. Hiervan worden alle benodigde klokpulsen afgeleid.

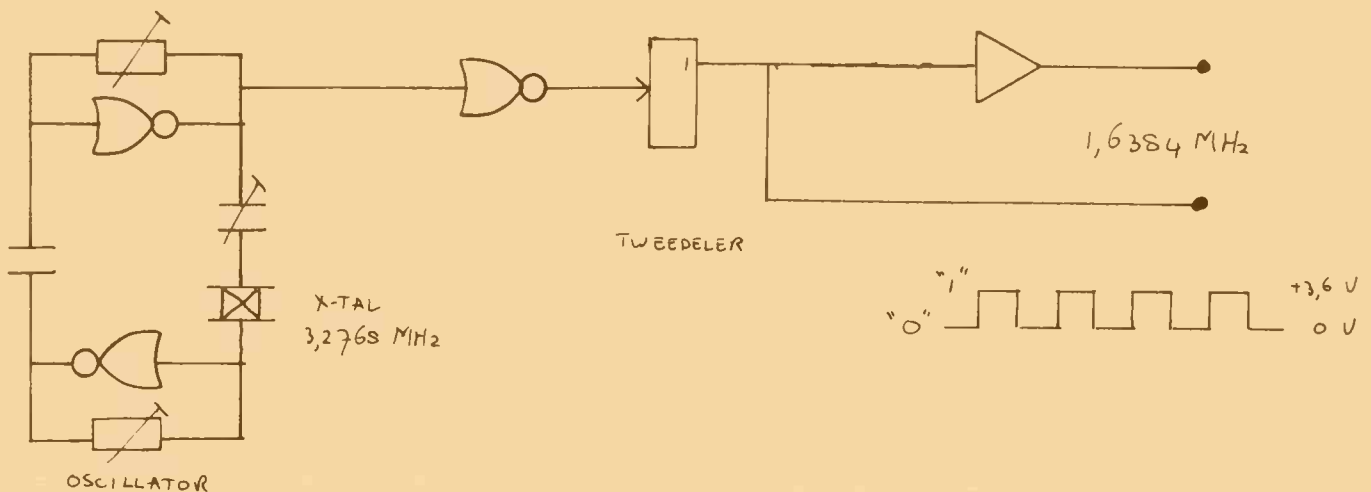


FIG. 5. DE GENERATOR.

De kristaloscillator levert 3,2768 MHz. Dit wordt door de tweedeler teruggebracht tot de gewenste frequentie. Het tweedelen heeft tevens een verbetering van de flanksteilheid tot gevolg. De oscillator gebruikt twee por-poorten, waarvan de versterking instelbaar is door terugkoppeling met potentiometers.

Het 3,2768 MHz (serieresonantie) kristal heeft een stabiliteit van 10. Dit is voldoende daar max. dev. niet groter mag zijn dan 300 msec (een halve periode van de stuurfrequentie) op 20 msec (de totale vertragingstijd).

De SCHUIFKLOK (= stuurfrequentie = 1,6384 MHz) heeft een periode van  $\pm 610$  nsec., hetgeen tevens de "lengte" van 1 bit is. De UITLEESKLOK (= woordfrequentie = stuurfrequentie / 16 = 0,1024 MHz) heeft een periode van  $\pm 9,8$   $\mu$ sec, hetgeen tevens de "lengte" van 1 woord is.

### III.2. Vertraginglijnen

Twee magnetostriktieve vertraginglijnen werden gebruikt, die speciaal ontworpen zijn voor seriegeheugen.

De werking van de lijnen berust op torsiegolven, die zich door een draad voortplanten. De torsiegolven worden opgewekt door middel van spoeltjes gewikkeld om strips magnetostriktief materiaal. De tijd, die een torsiegolf nodig heeft om de gehele draad te doorlopen, is de vertragingstijd, die bij

de gebruikte exemplaren 10 msec. bedraagt. De vertraging is te calibreren door de omvormers langs de draad te verschuiven.

De lijnen hebben een temperatuurcoëfficiënt van  $0,5 \text{ ppm}/^\circ\text{C}$  in het werkbied, wat neerkomt op  $5 \text{ nsec.}/^\circ\text{C}$  per lijn. Dit is voldoende nauwkeurig, daar de vertragingstijd maximaal 150 nsec. (=  $1/4$  bitlengte) per lijn af mag wijken.

De vertraginglijnen werken met twee logische niveau's :

"1" komt overeen met 0 volt en

"0" komt overeen met -6 volt.

Dit maakt aanpassing aan de gebruikte besturingslogika, waarbij

"1" overeenkomt met + 3,6 volt en

"0" overeenkomt met 0 volt,

noodzakelijk.

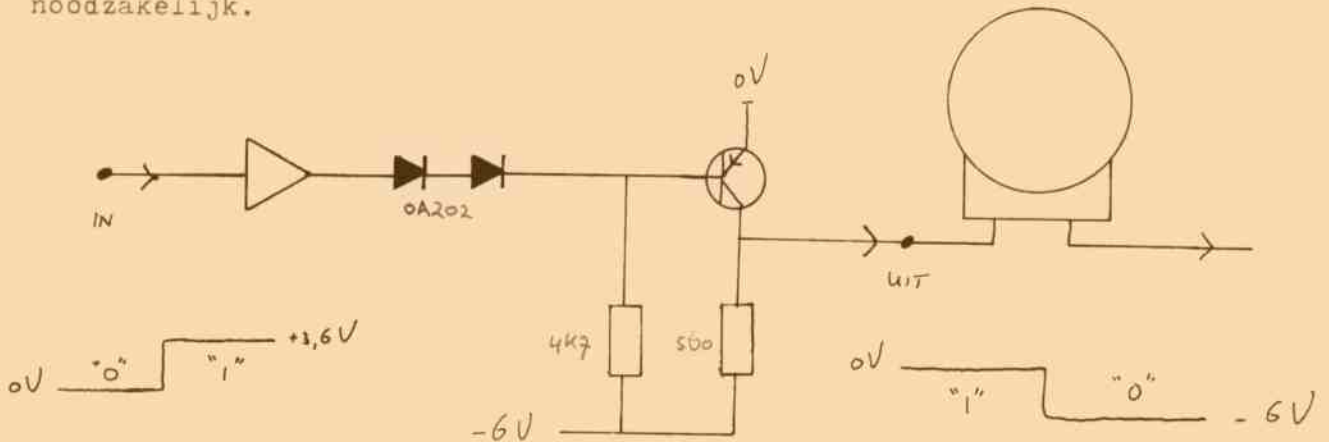


FIG. 6 AANPASSING VAN LYNNEN AAN LOGIKA.

Deze schakeling, die de brug slaat van de besturingslogika naar de vertraginglijnen, introduceert een invertering van het aangeboden signaal. Dit wordt weer recht gezet, door bij de eerste vertraginglijn de "1" uitgang en bij de tweede vertraginglijn de "0" uitgang te gebruiken.

De volgende schakeling past de niveau's van de vertraginglijnen weer aan de besturingslogika aan.

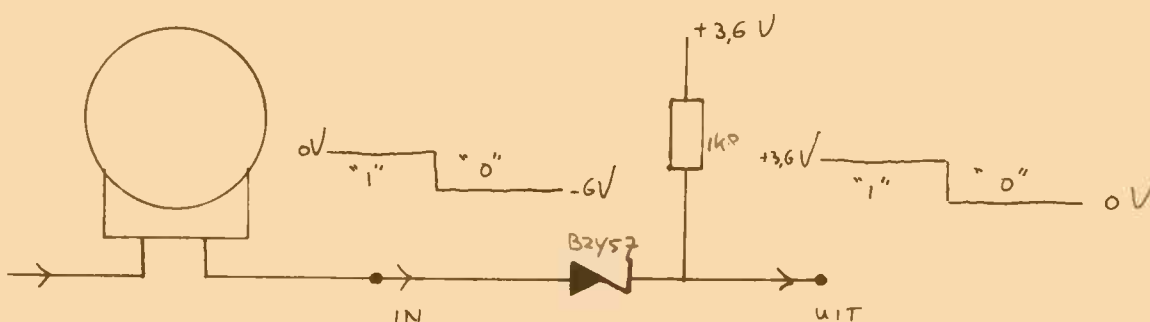


FIG. 7. AANPASSING VAN LOGIKA AAN LYNNEN.

### III.3. Schuifregister

Het schuifregister (16 bits) tezamen met de vertragslijnen vormt het geheugen. De schakeling aangeduid met de naam schuifregister vervult drie functies tegelijkertijd :

- a. de uitgang van de tweede vertragslijn terugkoppelen naar de ingang van de eerste
- b. 16 bits woorden parallel inlezen
- c. 16 bits woorden parallel uitlezen

ad. a. Deze functie scheidt de geheugenwerking van de schakeling. Informatie eenmaal ingelezen, blijft onbeperkt rondcirkelen. Dit is als volgt gerealiseerd :

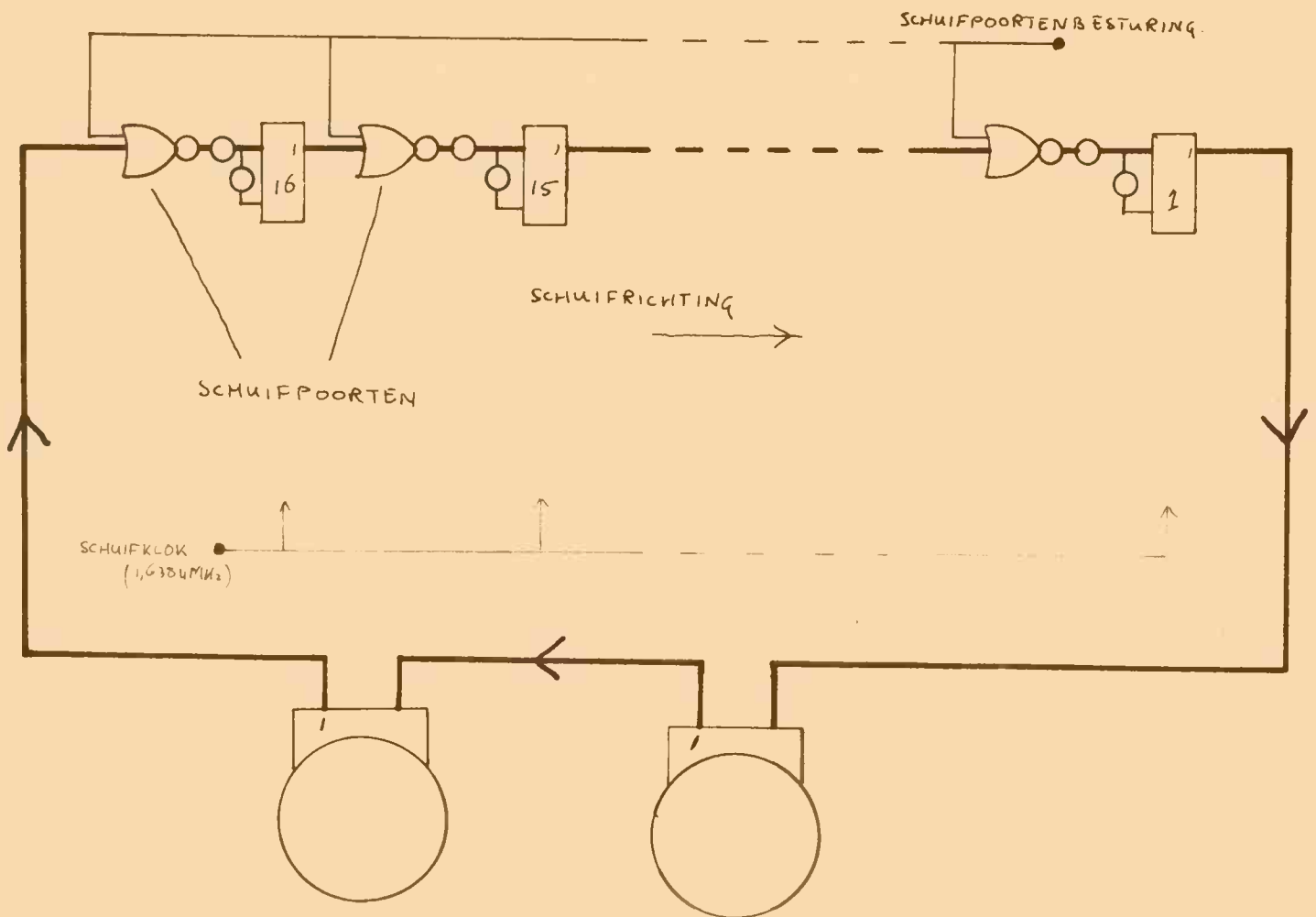


FIG. 8 HET GESLOTEN CIRCUIT.

De terugkoppeling kan onderbroken worden door de schuifpoorten te blokkeren met SCHUIFPOORTENBESTURING op "1"-niveau. In dat geval verdwijnt de inhoud uit het schuifregister, want de informatie van flip-flop (n+1) kan niet meer overgenomen worden door de n<sup>de</sup> flip-flop. (n = 1,2,.....,15).

ad.b. (parallel inlezen)

Van het moment, dat de schuifpoorten geblokkeerd zijn, kunnen we gebruik maken om nieuwe informatie in te lezen. (Op dat moment verdwijnt immers de oude informatie uit het schuifregister). Bij deze bewerking worden 16 bits parallel ingelezen, d.w.z. op één neergaande flank van de SCHUIFKLOK worden alle 16 flip-flops van het schuifregister van nieuwe informatie voorzien.

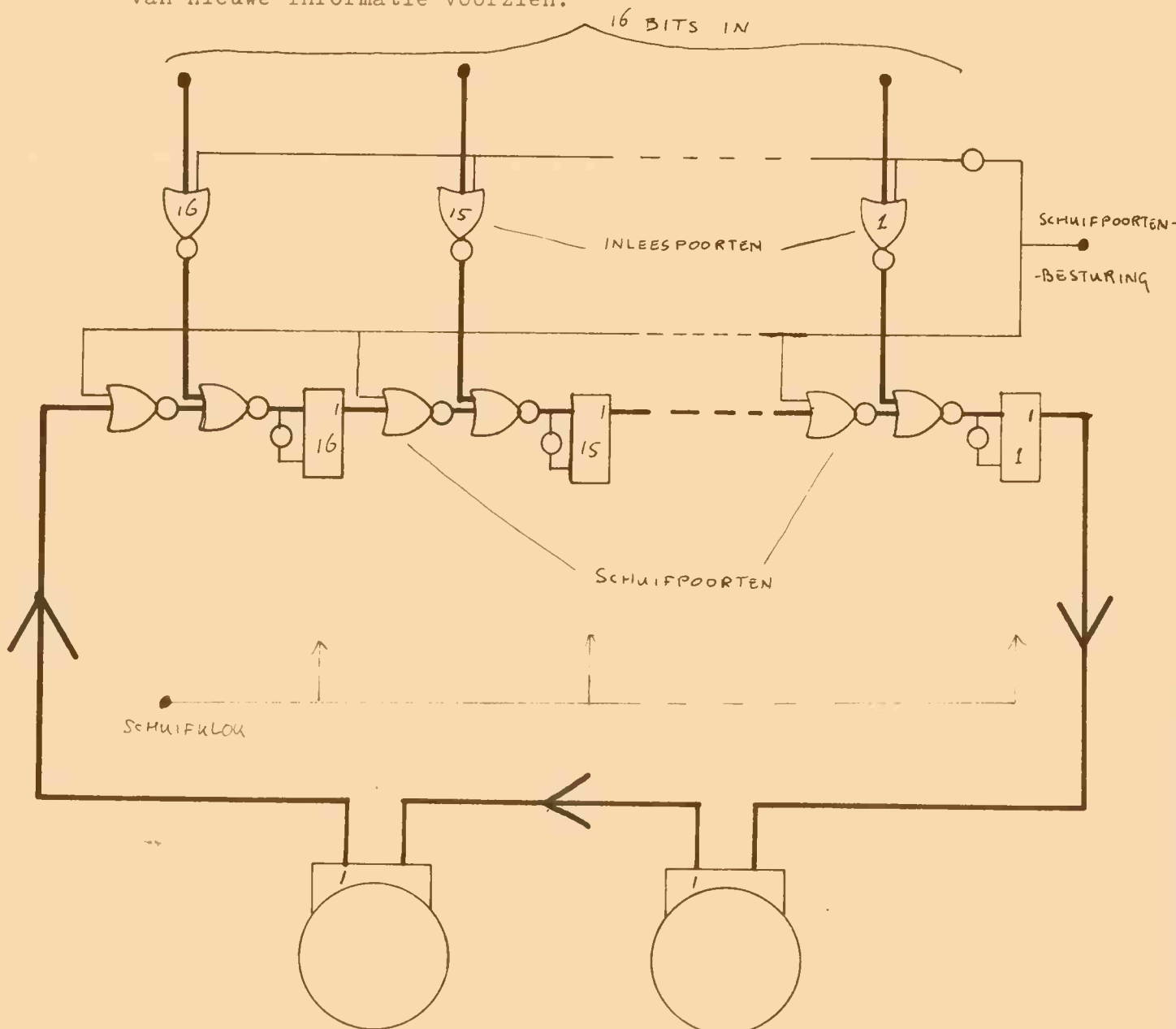


FIG. 9 PARALLEL INLEZEN.

Het besturingssignaal voor de inleespoorten is de inverse van de SCHUIFPOORTENBESTURING. Op het moment, dat de schuifpoorten geblokkeerd zijn, staan de inleespoorten dus open. Op deze manier worden 16 "oude" bits verwisseld voor 16 nieuwe bits. Men kan het geheugen achter elkaar inlezen door deze procedure 2049 maal te herhalen. (de inhoud van de vertraginglijnen is 2048 woorden, maar het schuifregister bevat ook één woord).

Daarbij moet wel tussen elke twee woorden 15 SCHUIFKLOKperioden gewacht worden om het laatst ingelezen woord de gelegenheid te geven in de vertraginglijnen te schuiven. De tijd nodig om alle informatie in het geheugen te vervangen voor nieuwe informatie, bedraagt 20 msec., de vertragingstijd van twee lijnen in serie.

Nadat het geheugen volgelezen is met 2049 woorden, is het stationair. Dat wil zeggen, de aanwezige informatie wordt onbeperkte tijd vastgehouden. De inleespoorten zijn dan geblokkeerd en de schuifpoorten open. Dit duurt totdat er opnieuw ingelezen wordt. (zie blz. 15)

ad.c. Parallel uitlezen gebeurt onmiddellijk na de inlezing van een nieuw woord, nog voor de eerstvolgende neergaande flank van de SCHUIFKLOK. Deze procedure herhaalt zich evenals het inlezen éénmaal per 16 SCHUIFKLOK-perioden, zodat elk woord gedurende 10  $\mu$ sec. in zijn geheel aan de uitgang beschikbaar is. De volgende figuur demonstreert de werking. (Voor de overzichtelijkheid zijn de inlees- en schuifpoorten met hun besturingen en de vertraginglijnen weggelaten).

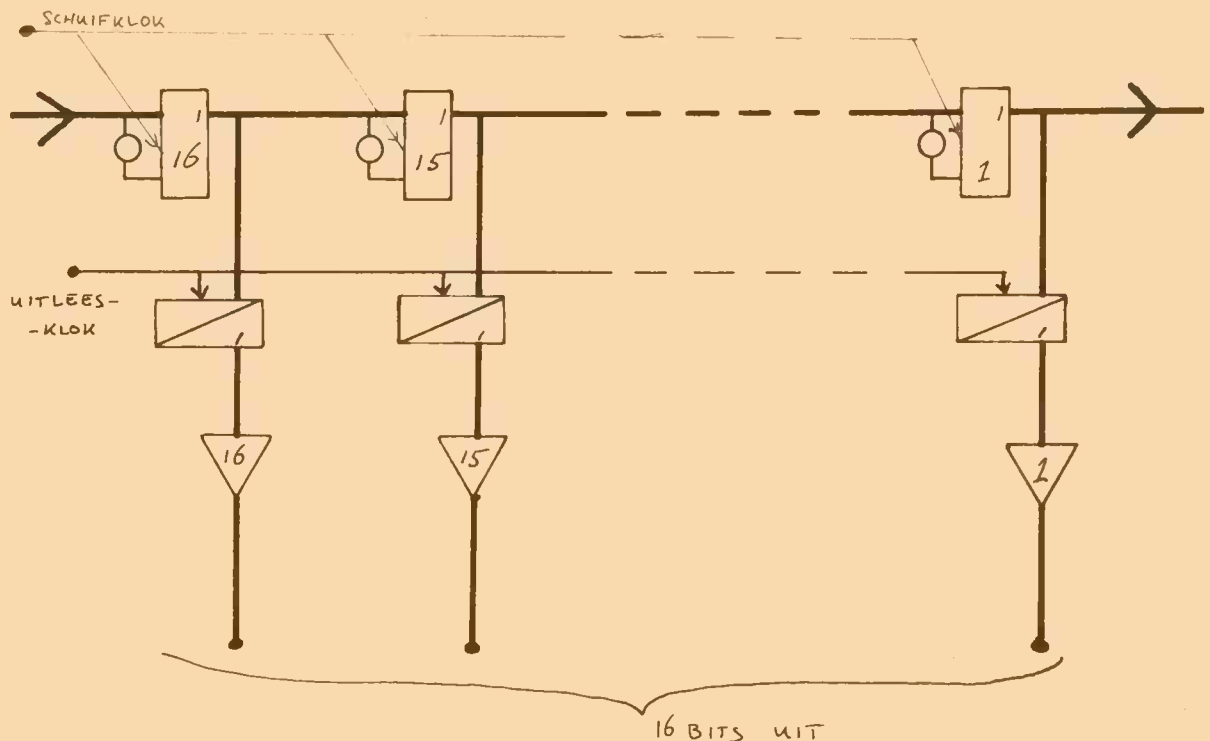


FIG. 10. PARALLEL UITLEZEN.

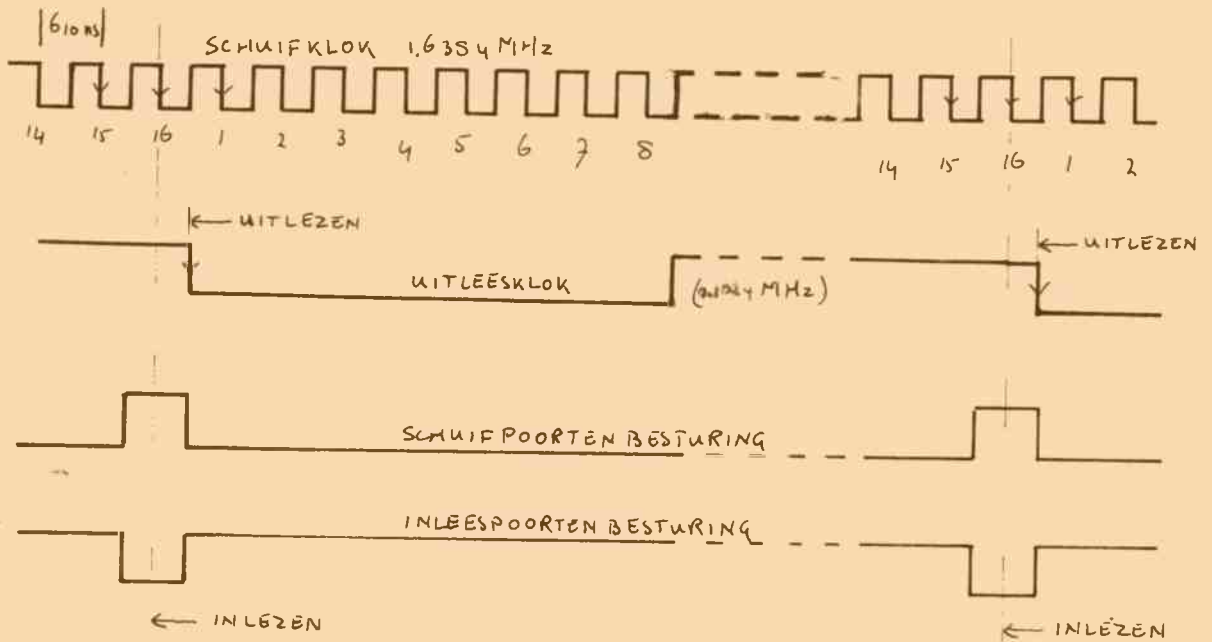


FIG. 11. KLOK PULSEN EN BESTURINGSSIGNALLEN VOOR IN- EN UITLEZEN EN SCHUIVEN.

Het uitlezen geschiedt altijd, zowel bij inlezen als in stationaire toestand.

### III.4. Besturing

Deze schakeling heeft tot taak, de reeds genoemde besturingssignalen voor het schuifregister te maken:

- a) SCHUIFPOORTENBESTURING.
- b) INLEESPOORTENBESTURING.
- c) UITLEESKLOK (0,1024 MHz)

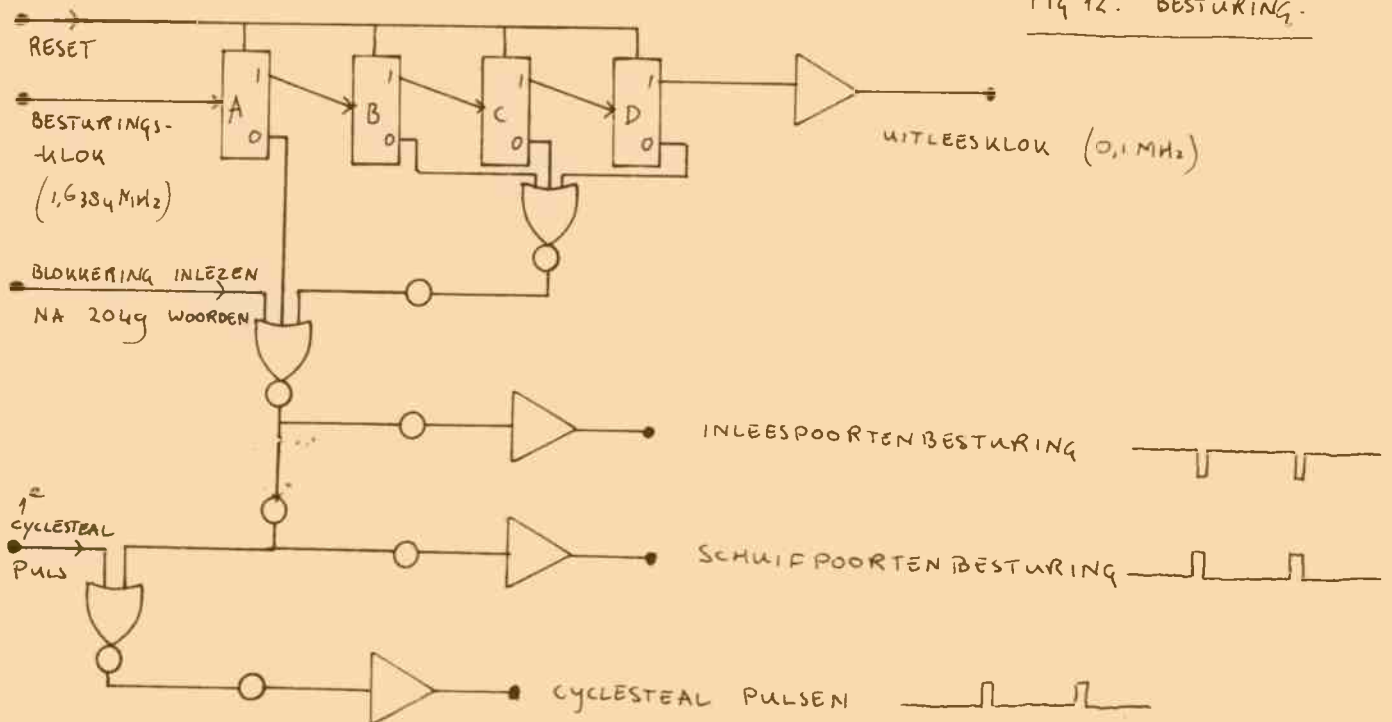


FIG. 12. BESTURING.

De schakeling wordt aangedreven door de inverse van de SCHUIFKLOK teneinde de noodzakelijke tijdverschillen te realiseren tussen het openen en sluiten van de poorten en het uitlezen aan de ene kant, en het inlezen en schuiven aan de andere kant.

De UITLEESKLOK wordt eenvoudig afgeleid van de 1,6 MHz door middel van vier tweedelers.

Met behulp van enige logika wordt de besturing van de poorten van dezelfde schakeling afgeleid. Een logisch niveau (WORDCOUNT  $\neq$  0), afkomstig van de synchronisatieschakeling aan de ingang, kan het inlezen blokkeren nadat er 2049 woorden overgenomen zijn. (stationaire toestand). Het tellen tot 2049 moet gedaan worden in het rekentuig, dat er tevens zorg voor draagt, dat de aangeboden informatie per keer altijd precies 2049 woorden groot is. (Is de hoeveelheid informatie kleiner, dan wordt de rest aangevuld met nullen). De CYCLESTEAL PULSEN zijn bestemd voor het rekentuig en identiek aan de SCHUIFPOORTENBESTURING. Voor elk van de 2049 woorden is een cyclesteal nodig, om het woord uit de ingewanden van het rekentuig tevoorschijn te brengen, opdat ze bij de eerstvolgende inlezing kunnen worden overgenomen door het verdragingslijngeheugen.

De eerste CYCLESTEAL PULS afgegeven door de besturing, verschijnt pas na 16 SCHUIFKLOK-perioden en wordt als 2e CYCLESTEAL PULS naar het rekentuig gestuurd. Daarom wordt de 1e van elke 2049 CYCLESTEAL PULSEN afgeleid uit de synchronisatieschakeling aan de ingang. Deze puls onderdrukt tevens mogelijke fouten tijdens het resetten van de besturing. (zie fig. 12 en blz. 15). Ook de RESET wordt afgeleid uit de synchronisatieschakeling aan de ingang.

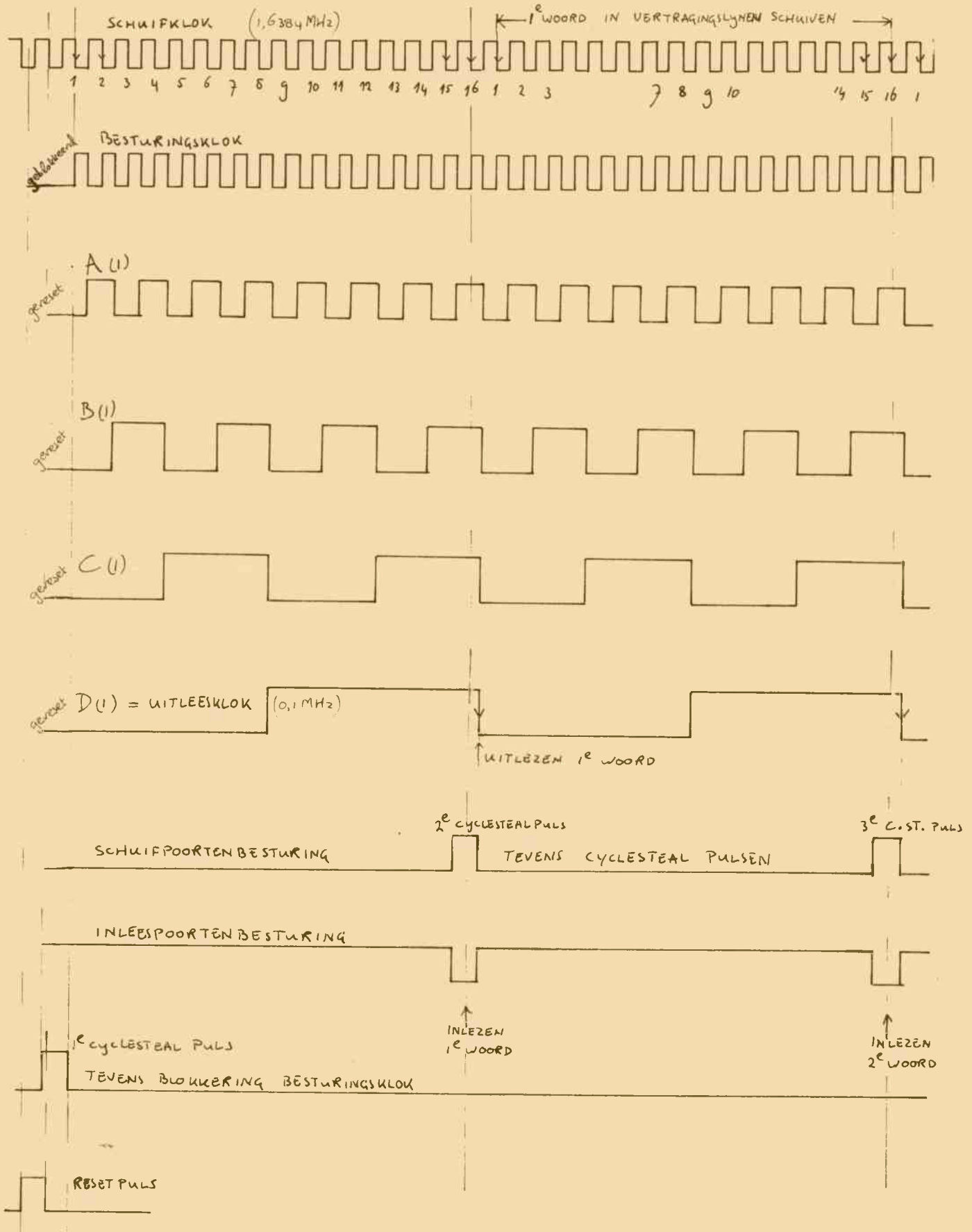


FIG. 13. KLOKPULSEN - DIAGRAM BESTURING.



### III.5. SYNCHRONISATIE AAN DE INGANG

Het geheugen is extern te synchroniseren met het rekentuig door middel van de volgende schakeling :

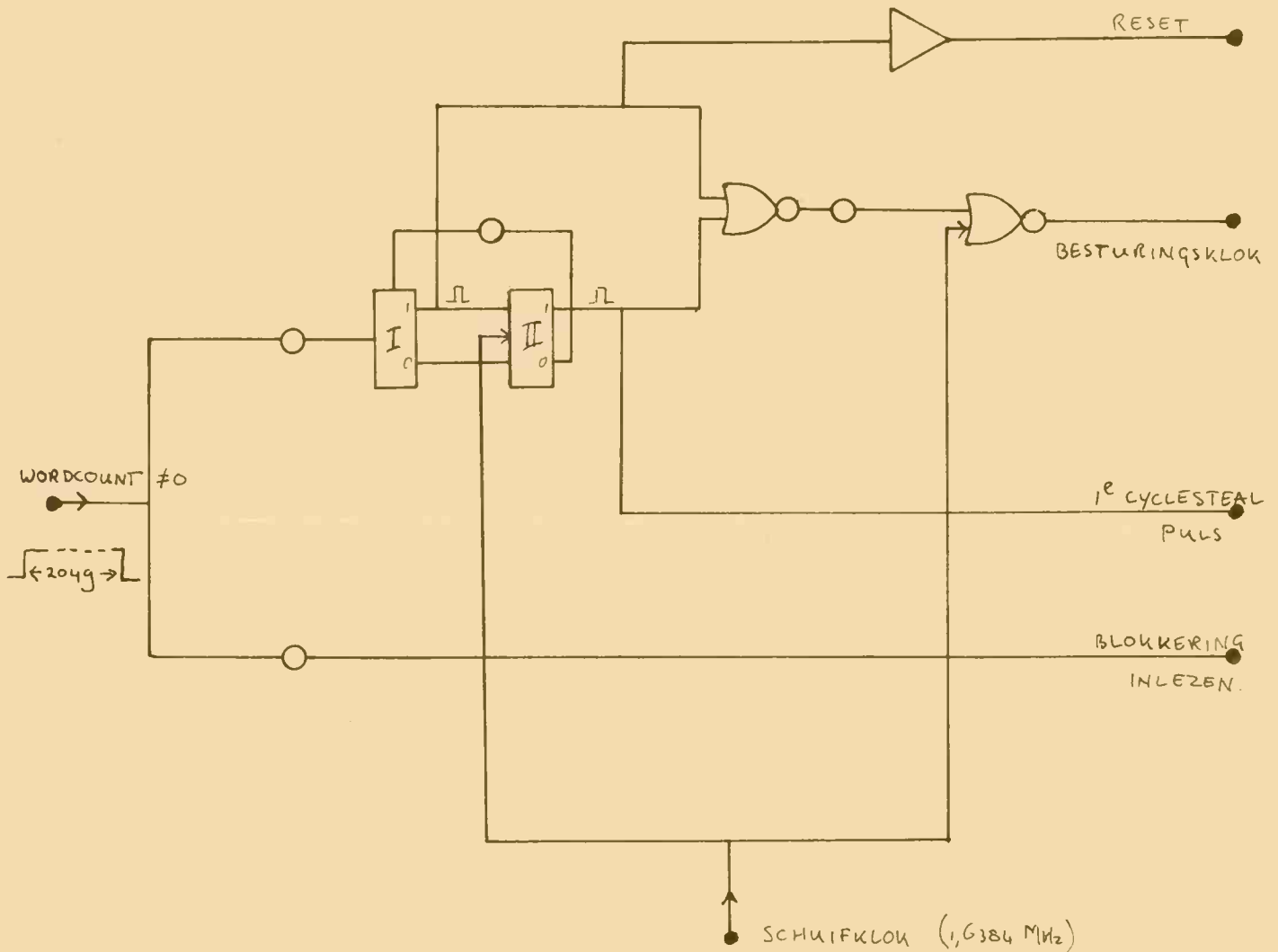


FIG. 14. SYNCHRONISATIE A/D INGANG.

Het rekentuig kondigt aan, dat er informatie beschikbaar is voor het vertraginglijngeheugen door middel van het WORDCOUNT ≠ 0 signaal. Dit vertoont in dat geval het "1"-niveau.

De overgang van "0" naar "1" niveau wordt waargenomen door flip-flop I (fig. 14) en de schakeling produceert hierop een tweetal pulsen. De eerste wordt gebruikt om de BESTURINGSKLOK te blokkeren en de besturing te resetten. De tweede zorgt ervoor, dat de BESTURINGSKLOK tijdens het resetten geblok-

keerd blijft. Op de neergaande flank van de tweede puls wordt de BESTURINGSKLOK weer vrij gegeven, zodat de besturing start. Deze puls dient tevens als 1e CYCLESTEAL PULS. Inmiddels is de inleesblokkering opgeheven door dezelfde niveauverandering in WORDCOUNT $\neq$ 0.

Nu begint het vollesen van het geheugen. Zodra 2049 woorden opgevraagd zijn uit het rekentuig keert het WORDCOUNT $\neq$ 0 niveau weer terug naar "0" en blokkeert zodoende verder inlezen en volgende CYCLESTEAL PULSEN. Deze stationaire toestand blijft gehandhaafd tot het rekentuig door middel van een nieuwe niveauverandering in WORDCOUNT $\neq$ 0 te kennen geeft, weer informatie kwijt te willen.

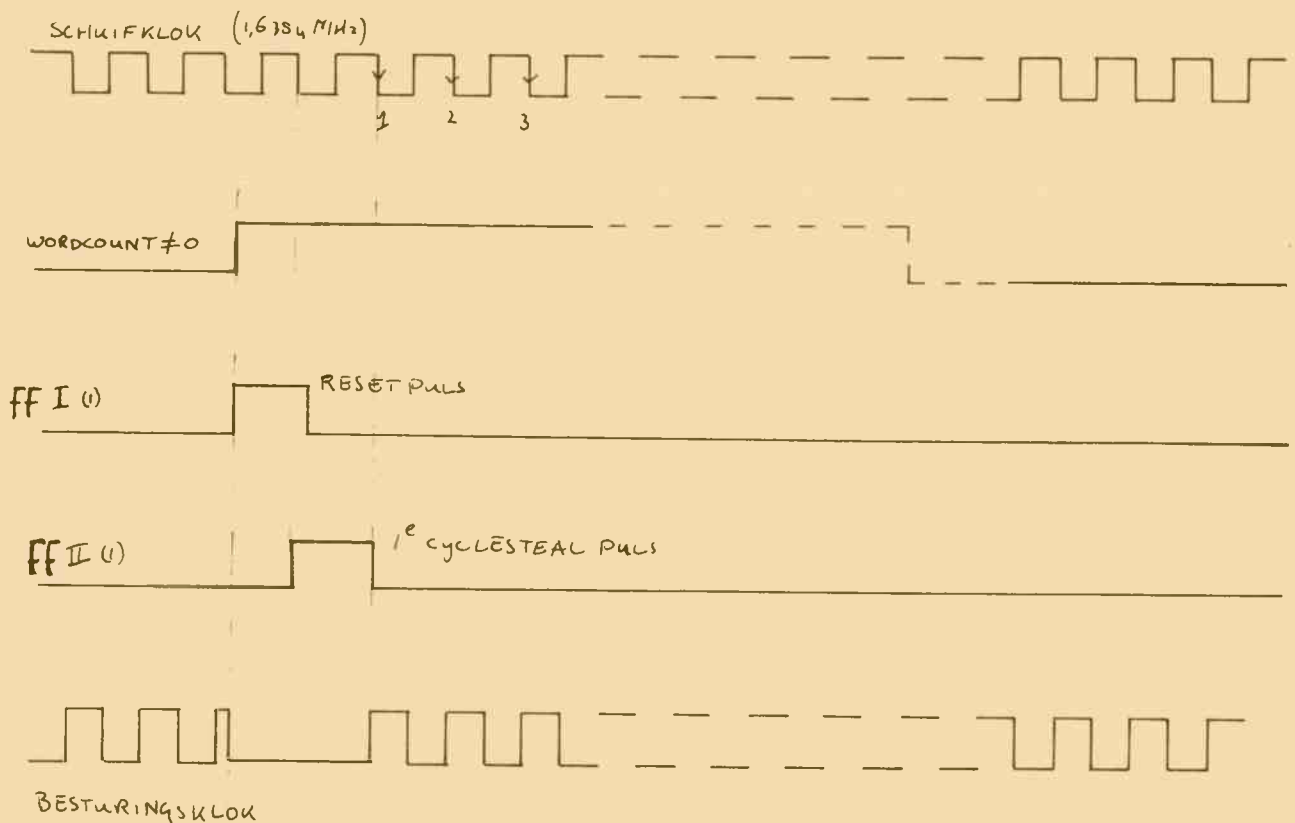


FIG. 15. KLOKPULSEN DIAGRAM SYNCHRONISATIE A/D INGANG.

### III.6. SYNCHRONISATIE AAN DE UITGANG

Deze schakeling geeft een referentiepuls af, om het begin van de in het

vertraginglijnegeheugen ronddraaiende massa informatie, in de stationnaire toestand te kunnen vinden.

De neergaande flank van deze puls komt op het moment, dat het eerste (= 2050ste) woord van een cyclus van 2049 aan de uitgang verschijnt. (Dit is het START-sigitaal voor de symboolgenerator, dat een nieuwe omloop met dezelfde informatie begint).

De UITLEESKLOK dient ook deze schakeling tot klok en is tevens aan de uitgang beschikbaar voor synchronisatie. (DATA-sigitaal voor de symboolgenerator). De neergaande flank van deze klok geeft telkens het moment aan, dat een nieuw woord aan de uitgang verschijnt (0,1 MHz).

De schakeling bestaat voornamelijk uit een 12 bits parallelteller. Deze zou echter maar tot 2048 tellen. Met behulp van enige logika wordt dit uitgebreid tot 2049. (De toestand van de teller bij uitlezen van het 2050ste woord is gelijk aan die bij uitlezen van het 1e woord). Voornoemde uitbreiding bestaat uit poort B7, die de code van de 12 bits teller gedurende 1 periode blokkeert en FF.13, die op dat moment de "1" van FF.12 overneemt (zie fig. 17).

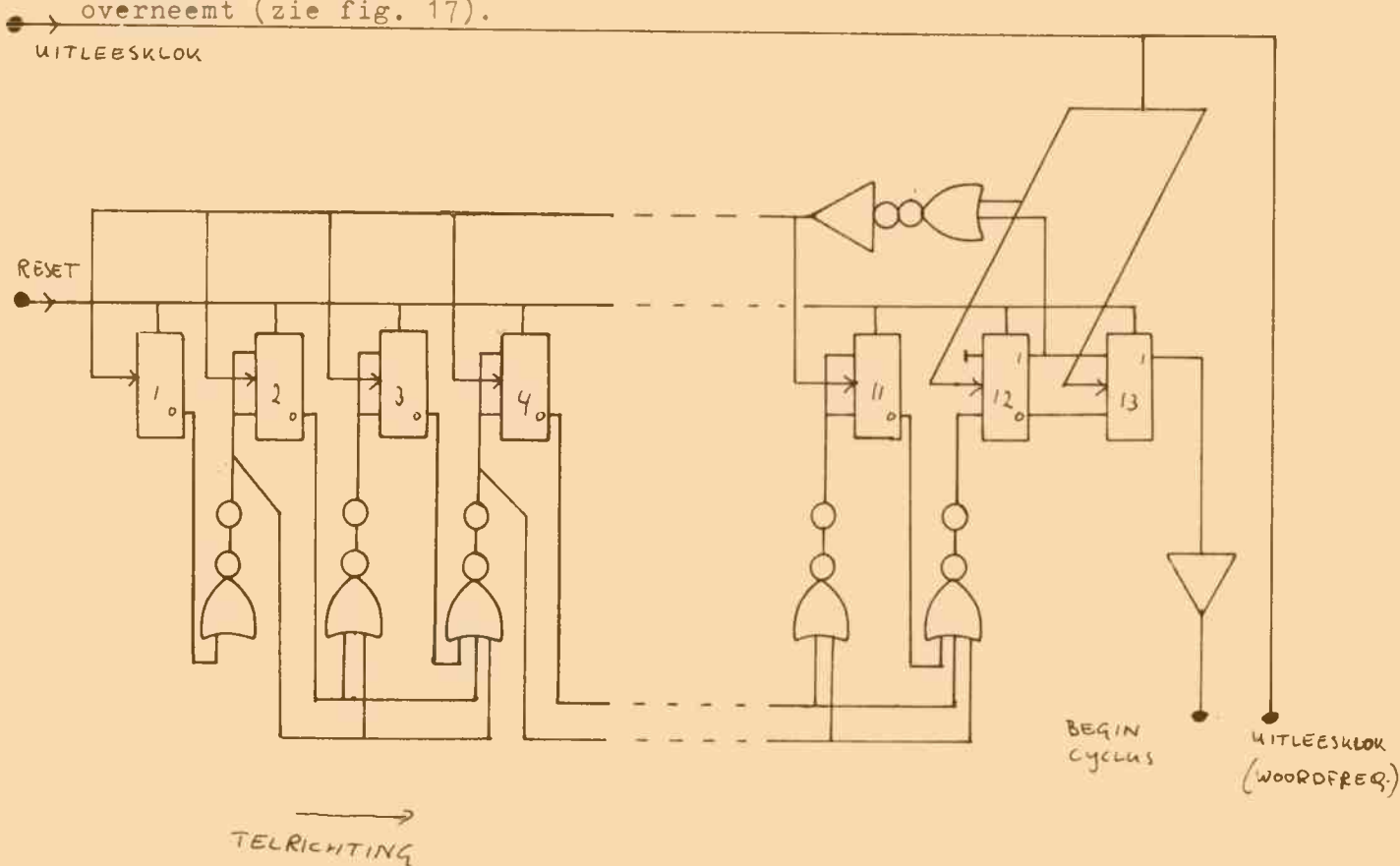


FIG. 16 SYNCHRONISATIE SCHAKELING A/D UITGANG.

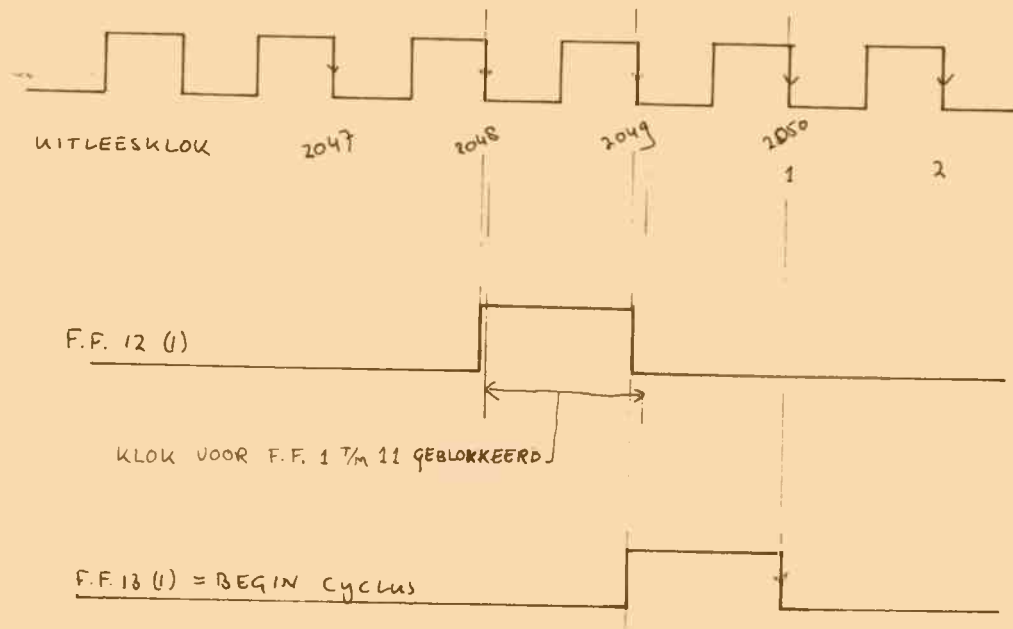
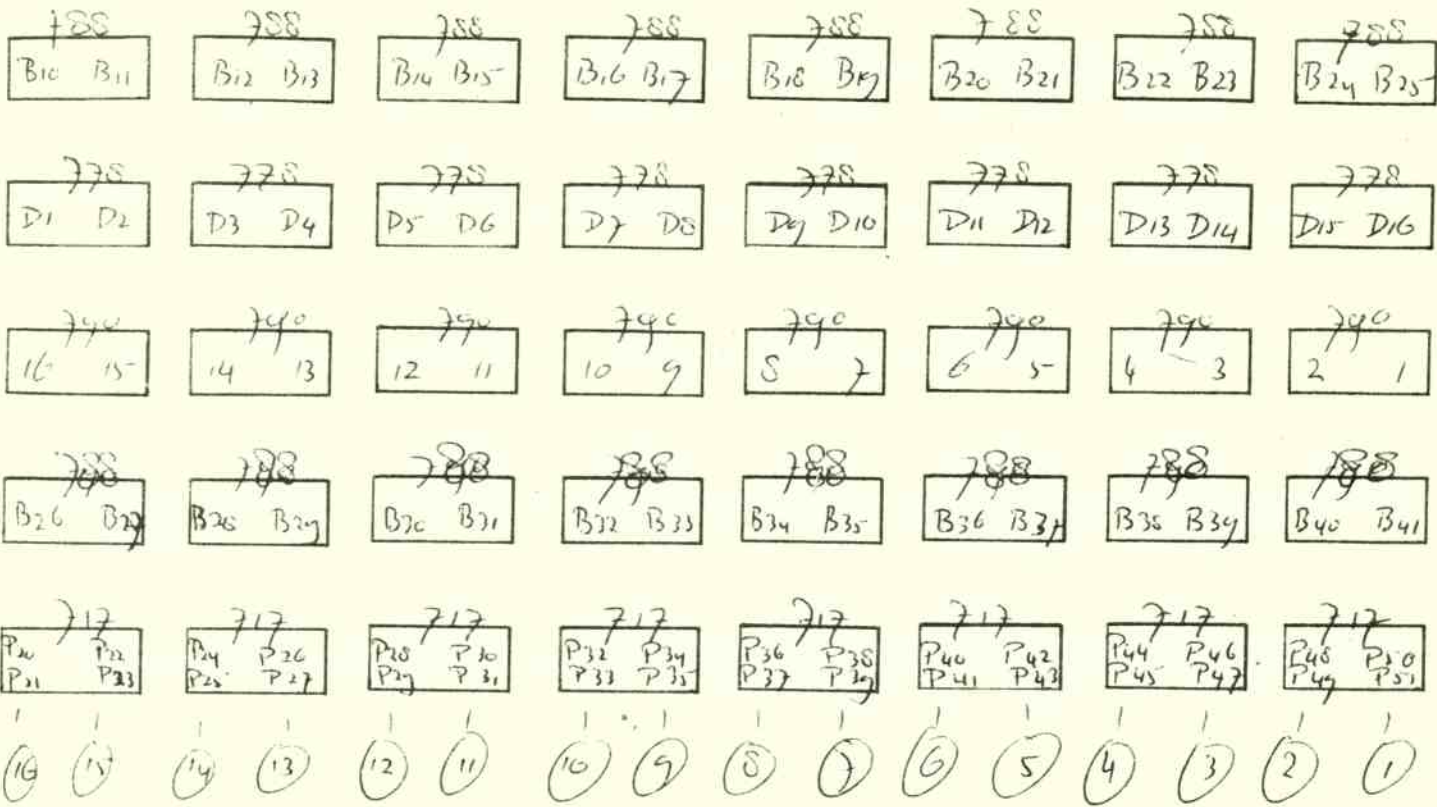


FIG. 17. KLOK PULSEN DIAGRAM SYNCHRONISATIE A/D UITGANG.

L I T E R A T U U R

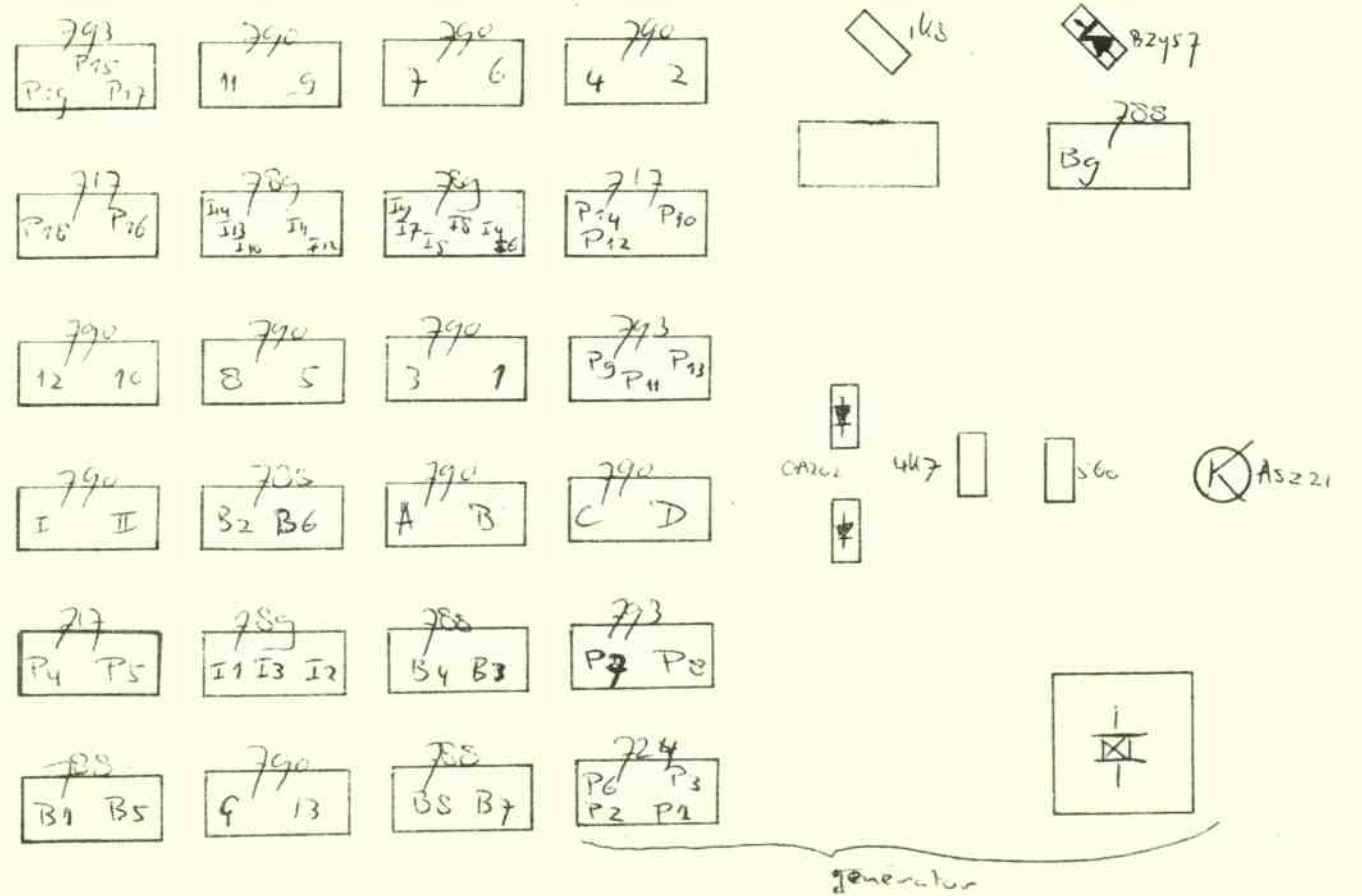
1. Pals, E.                    Het repeterend weergeven van eenmalige signalen met behulp van een vertragingslijn.  
Afstudeerverslag oktober 1968.  
Lab. voor Techn. Nat. T.H. Delft  
Hoofdst. III, IV, en V, Appendix.
  
2. Berg, G.J. v.d.            De bouw van een displaygenerator.  
Afstudeerverslag januari 1969.  
Lab. voor Techn. Nat. T.H. Delft  
Hoofdst. III en V.
  
3. Miller, N.J.              Designing counters and registers with  
MRTL plastic integrated circuits.  
Blz. 3, 6 en 14.
  
4. ———                      The integrated circuit data book.  
August 1968, Motorola Semiconductor Prod. Inc.

### SCHUIFREGISTER (Top View)



De schakeling is verdeeld over twee prints waarvan hier de top-view is geschetst zijn.

### (Top View) BESTURING, SYNCHRONISATIE, GENERATOR & NIVEAU-AANPASSINGEN.



O N D E R D E L E N

Bij de bouw van dit apparaat werd gebruik gemaakt van Motorola logika (MRTL plastic integrated circuits).

De volgende integrated circuits zijn verwerkt in de schakelingen :

- MC 790 P, j-k flip-flop
- MC 778 P, type D flip-flop
- MC 717 P, 2 input nor-poort
- MC 724 P, 2 input nor-poort
- MC 789 P, inverter
- MC 786 P, buffer
- MC 793 P, 3 input nor-poort

Voor verdere informatie hieromtrent zie literatuur.

